**Program de studiu**

Pentru nelămuriri sau întrebări în legătură cu suportul de curs vă rog să mă contactați la : [toacseg@yahoo.com](mailto:toacseg@yahoo.com)

Prof. Gh.Toacșe

**----------------------------------------------------------------------------------------------**

**Luni 16 martie**

* Curs 10-12

Scalarea în realizarea dispozitivelor semiconductoare

.

.

Implementarea porților logice în tehnologia CMOS

* Seminar 14-16

P2.5,

- Să se minimizeze funcțiile și să se implementaze fiecare atât ca sumă de produse (SOP) cât și ca produse de sume (POS)

- Utilizând diagrama V-K Să se minimizeze funcțiile:

F2(A,B,C,D) = + B +

C:\Users\Owner\Documents\P1.12.tif

C:\Users\Owner\Documents\p1.12 APENDIX.tif

P1.14; P1.21;

Din carte: Exemplul 1,8 (pg 39); Exemplul 1.10 (pg 42); Exemplul 1.14 (pg 57)

**Miercuri 18 martie**

* Curs 10-12

Parametrii porților logice CMOS

Rejecția zgomotelor.

----------------------------------------------------------------------------------

**Luni 23 martie**

* Curs 10-12

Zgomote externe. Zgomote interne

* Seminar 14-16

P1.21; P1.22; P1.25

**Miercuri 25 martie**

Curs 10-12

Zgomote interne

----------------------------------------------------------------------------------------

**Luni 30 martie**

* Curs 10-12

Cap 2. Circuite logice combinaționale

.

.

Introducerea în coeficienți a variabilelor reziduu

* Seminar 14-16

P1.47; P1.48; P1.49

**Miercuri 1 aprilie**

* Curs 10-12

Modalități neformale de sinteză a funcțiilor logice

-----------------------------------------------------------------